

# HA8000シリーズ ハードウェアアーキテクチャーガイド (平成12年12月出荷モデル)

本アーキテクチャーガイドの注意事項について

- 本書の内容の一部、または全部を無断で転載したり、複製することは固くお断りします。
- 本書の内容については、改良のため予告なしに変更することがあります。
- 本書の内容については万全を期しておりますが、万一ご不審な点や誤りなど、お気づきのことがありましたら、ご連絡頂けますようお願いいたします。
- 本書の内容についてはハードウェアの基本ブロック図の記載のみです。

登録商標・著作権

Microsoft®, Windows®, Windows NT®は、米国 Microsoft Corp.の米国およびその他の国における登録商標です。

Pentium III, Pentium®, Xeon, Celeron は、Intel Corporation.の商標または登録商標です。

登録商標です。

その他、本マニュアルに記載されている製品名および会社名は、各社の商標または登録商標です。

本書では以降、

Microsoft<sup>(R)</sup> Windows NT<sup>(R)</sup> Server Network Operating System Version 4.0をWindows NT4.0に

Microsoft® Windows® 2000 Server Network Operating SystemをWindows2000 Serverに

Microsoft® Windows® 2000 Advanced Server Network Operating SystemをWindows2000 Advanced Serverに省略させていただきます。

(株)日立製作所インターネットプラットフォーム事業部

平成12年12月作成(第1版)

HA8000/380A3

HA8000/380A3 の基本論理図を図 1 に示します。

HA8000/380 はチップセットを独自開発し、Pentium III Xeon 8 個のマルチプロセッシングを実現しており、以下の特徴があります。

- ・ Intel社Profusion アーキテクチャーに基づき日立にて開発した独自チップセットの採用による 8way システムの実現
- ・ キャッシュ・コヒーレンシ・フィルターの採用によりキャッシュヒット判定時の処理遅延を抑制  
(キャッシュ・コヒーレンシ・フィルターを利用して、CPU バスへのトラフィックを抑え、メモリーへのアクセスを最適化しています。)
- ・ メインメモリーのスループットを 1.6GB/sec 確保
- ・ メインメモリーを最大 32GB 搭載可能とし、次世代 OS に対応

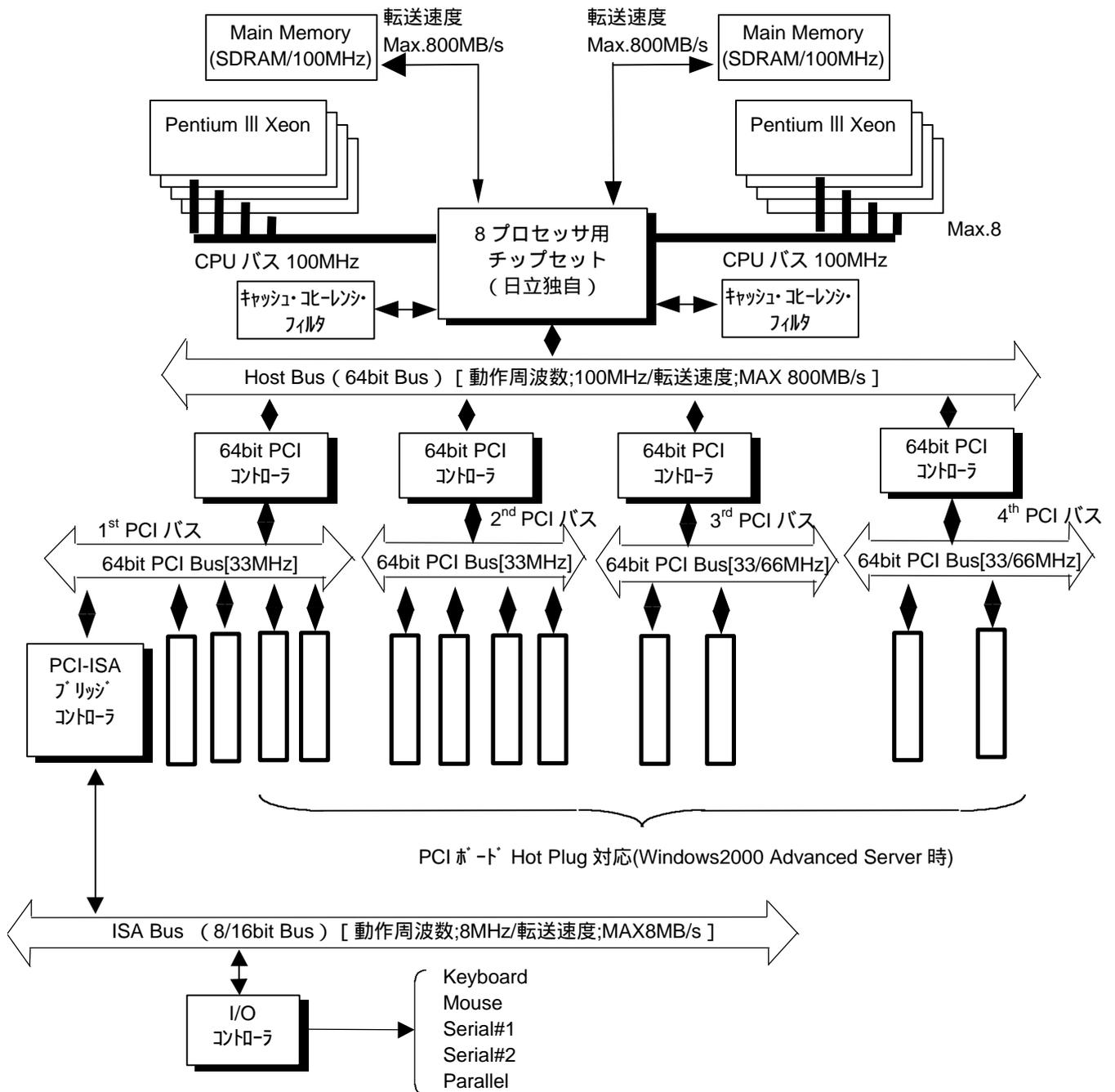


図 1 HA8000/380A3 論理ブロック

### HA8000/270A3,B3

HA8000/270A3,B3 の基本論理図を図 2 に示します。

HA8000/270 は ServerWorks 社製 Serverset II HE チップセットの採用により、Pentium III Xeon 4 個のマルチプロセッシングを実施しており、以下の特徴があります。

- ・ ServerWorks 社製 Serverset II HE チップセット採用による 4way システムの実現
- ・ ホストバス動作周波数が 100MHz に高速化され、メインメモリーのスループットを高速化
- ・ メインメモリーを最大 8GB 搭載可能

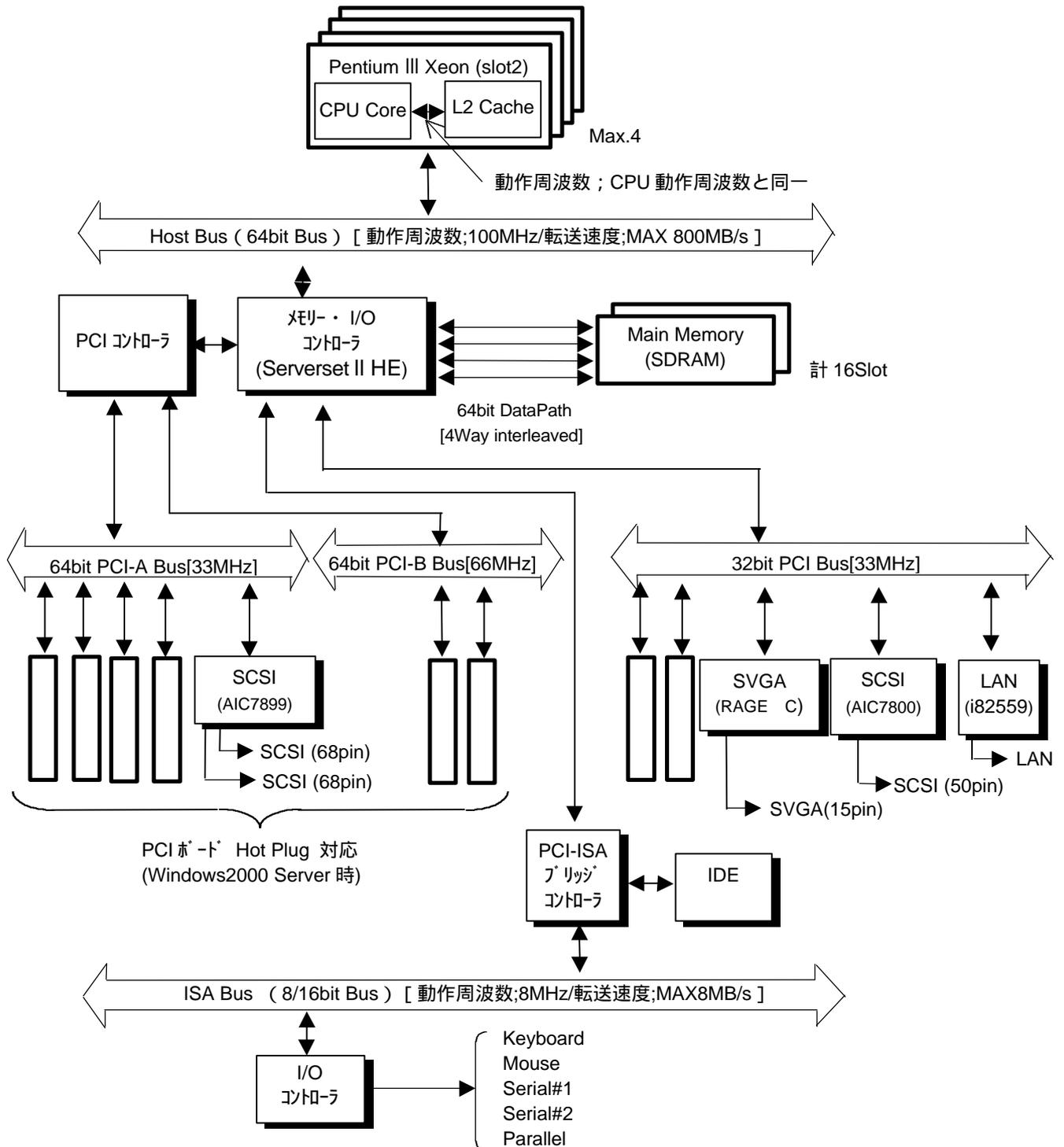


図 2 HA8000/270A3,B3 論理ブロック

### HA8000/270G3,H3

HA8000/270G3,H3 の基本論理図を図 3 に示します。

HA8000/270 は ServerWorks 社製 Serverset III LE チップセットの採用により、Pentium III 2 個のマルチプロセッシングを実現しており、以下の特徴があります。

- ・ ServerWorks 社製 Serverset III LE チップセット採用による 2way システムの実現
- ・ ホストバス動作周波数が 133MHz に高速化され、ホストバスクロックと同期して高速なデータ転送を実現する SDRAM ( Synchronus DRAM ) により、最大 1000MB/s のデータ転送速度 ( CPU - メモリ間 ) を実現
- ・ メインメモリーを最大 4GB 搭載可能

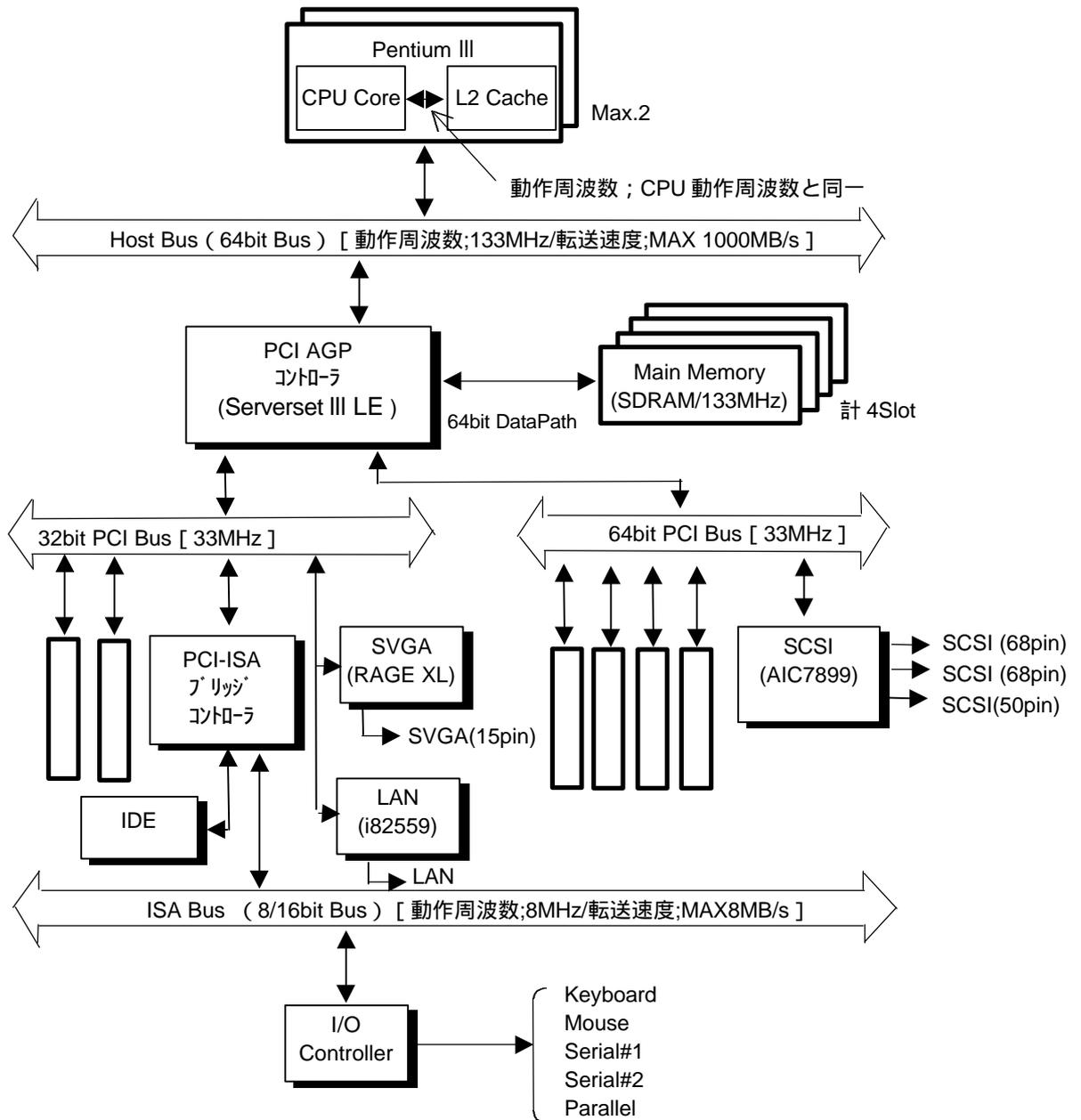


図 3 HA8000/270G3,H3 論理ブロック

### HA8000/170A3,B3

HA8000/170A3,B3 の基本論理図を図 4 に示します。

HA8000/170 は ServerWorks 社製 Serverset III LE チップセットの採用により、Pentium III 2 個のマルチプロセッシングを実現しており、以下の特徴があります。

- ・ ServerWorks 社製 Serverset III LE チップセット採用による 2way システムの実現
- ・ ホストバス動作周波数が 133MHz に高速化され、ホストバスクロックと同期して高速なデータ転送を実現する SDRAM ( Synchronus DRAM ) により、最大 1000MB/s のデータ転送速度 ( CPU - メモリ間 ) を実現
- ・ メインメモリーを最大 4GB 搭載可能

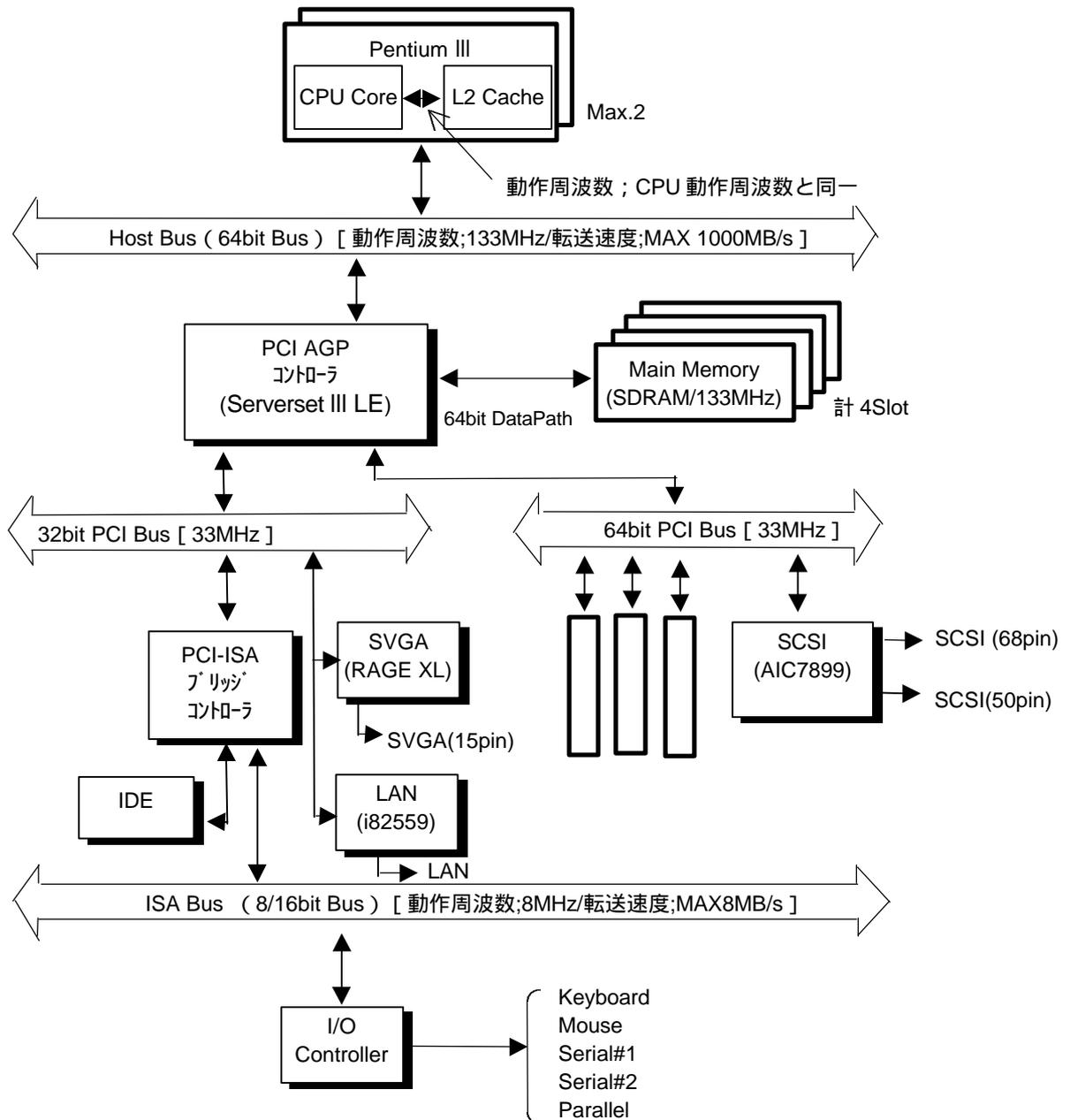


図 4 HA8000/170A3,B3 論理ブロック

## HA8000/110A3,B3

HA8000/110A3,B3 の基本論理図を図 5 に示します。

HA8000/110 は ServerWorks 社製 Serverset III LE チップセットの採用により、Pentium III 2 個のマルチプロセッシングを実現しており、以下の特徴があります。

- ・ ServerWorks 社製 Serverset III LE チップセット採用による 2way システムの実現
- ・ ホストバス動作周波数が 133MHz に高速化され、ホストバスクロックと同期して高速なデータ転送を実現する SDRAM ( Synchronus DRAM ) により、最大 1000MB/s のデータ転送速度 ( CPU - メモリ間 ) を実現
- ・ メインメモリーを最大 2GB 搭載可能

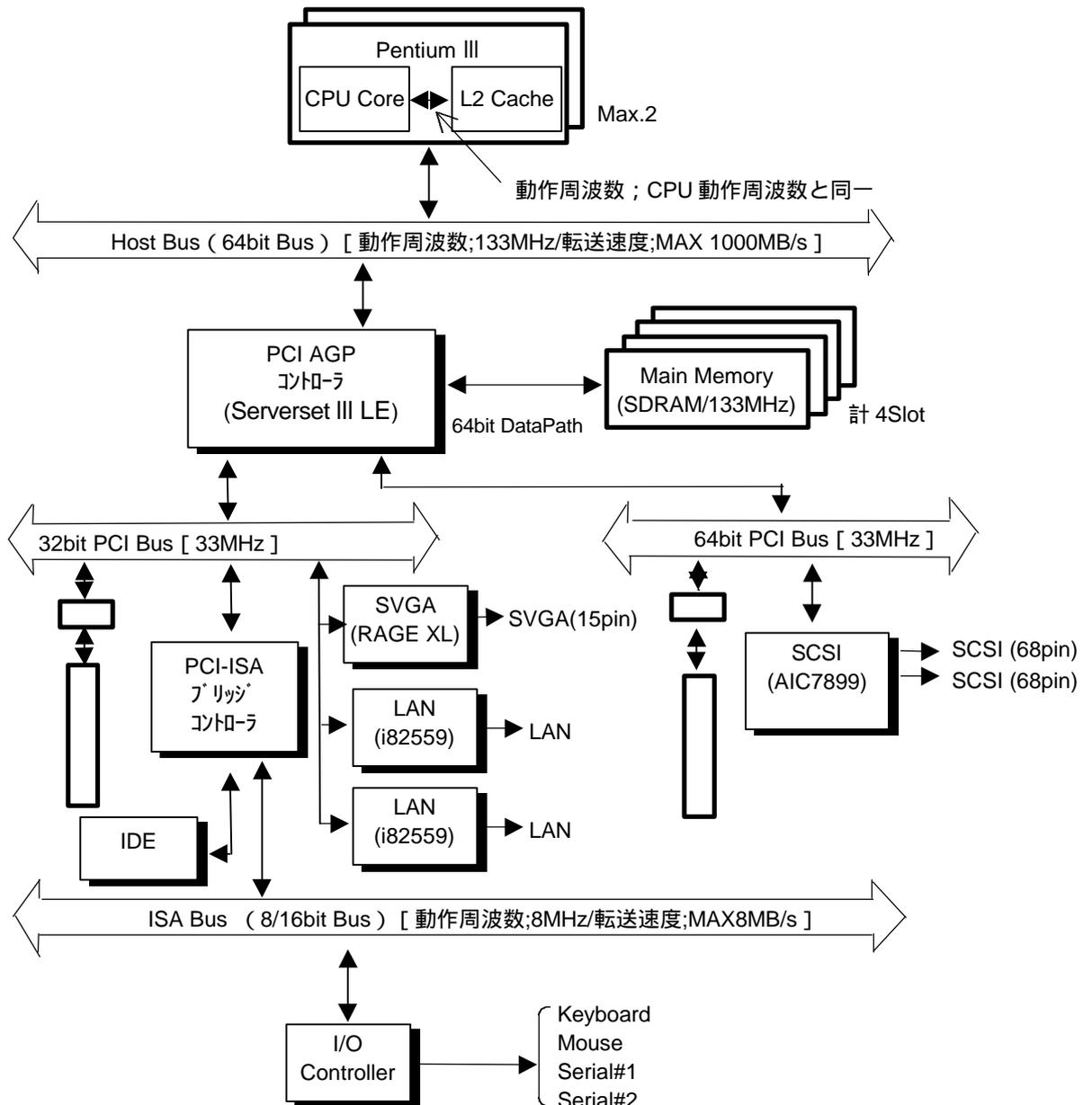


図 5 HA8000/170A3,B3 論理ブロック

### HA8000/110D3

HA8000/110D3 の基本論理図を図 6 に示します。

HA8000/110 は ServerWorks 社製 Serverset III LE チップセットの採用により、Pentium III 1 個を搭載しており、以下の特徴があります。

- ・ ServerWorks 社製 Serverset III LE チップセット採用による 1way システムの実現
- ・ ホストバス動作周波数が 133MHz に高速化され、ホストバスクロックと同期して高速なデータ転送を実現する SDRAM (Synchronous DRAM) により、最大 1000MB/s のデータ転送速度 (CPU - メモリ間) を実現
- ・ メインメモリーを最大 1GB 搭載可能

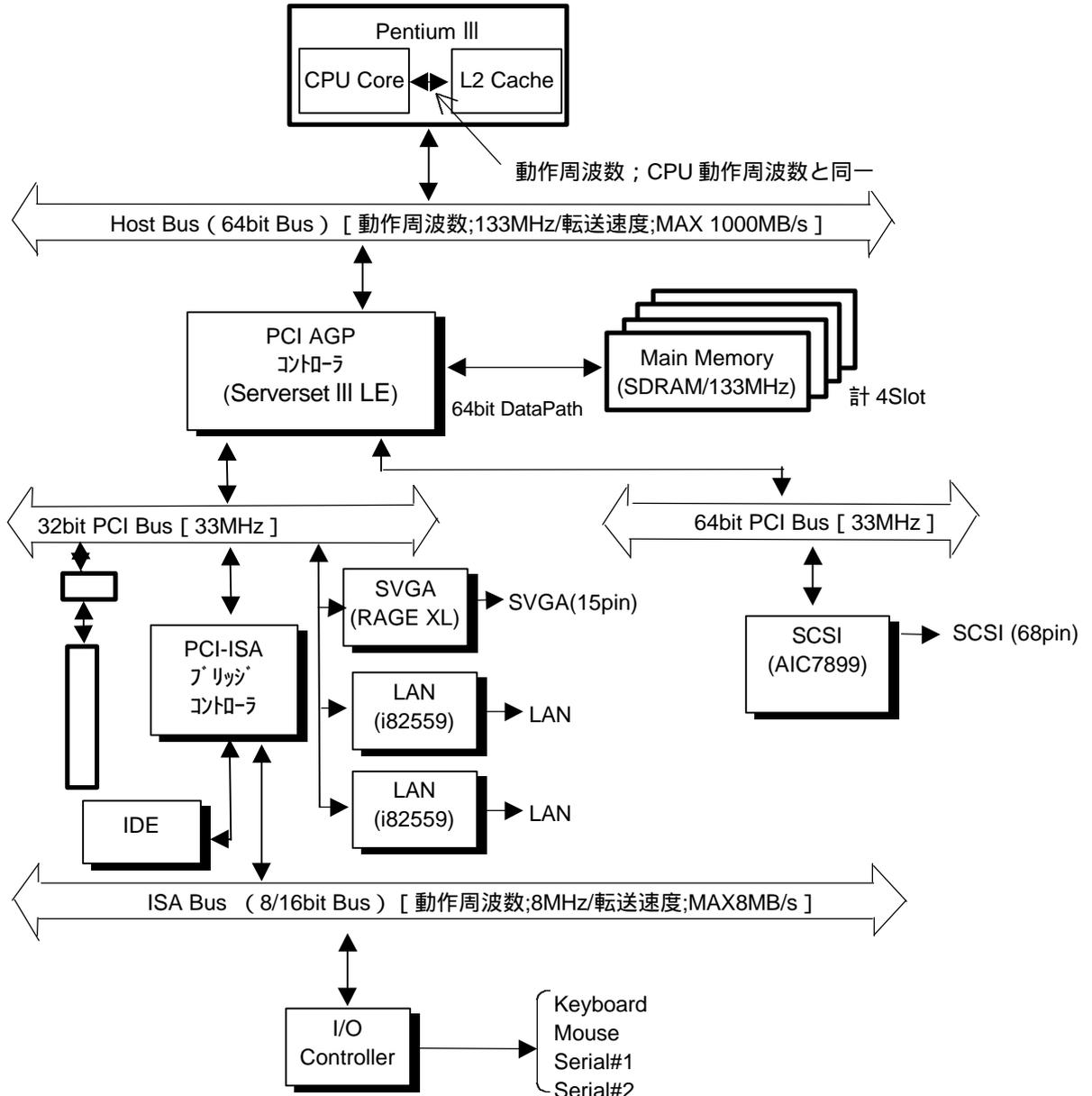


図 6 HA8000/170D3 論理ブロック

### HA8000/70C3,D3,E3

HA8000/70C3,D3,E3 の基本論理図を図 7 に示します。

HA8000/70 は VIA Technologies 製 Apollo Pro133A チップセットの採用により、Pentium III 2 個のマルチプロセッシングを実現しており、以下の特徴があります。

- ・ VIA Technologies 製 Apollo Pro133A チップセット採用による 2way システムの実現
- ・ メインメモリーを最大 1.5GB 搭載可能

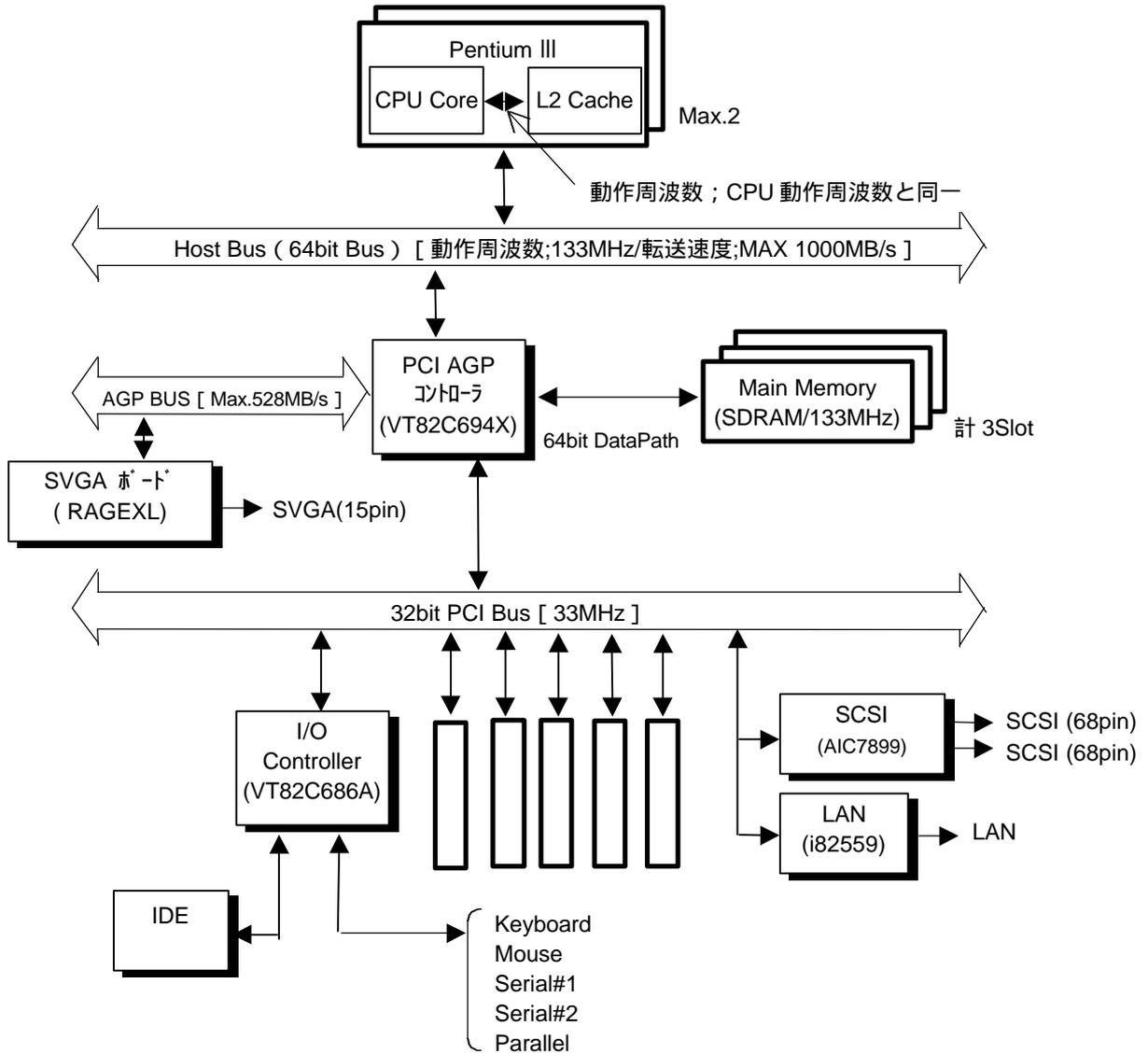


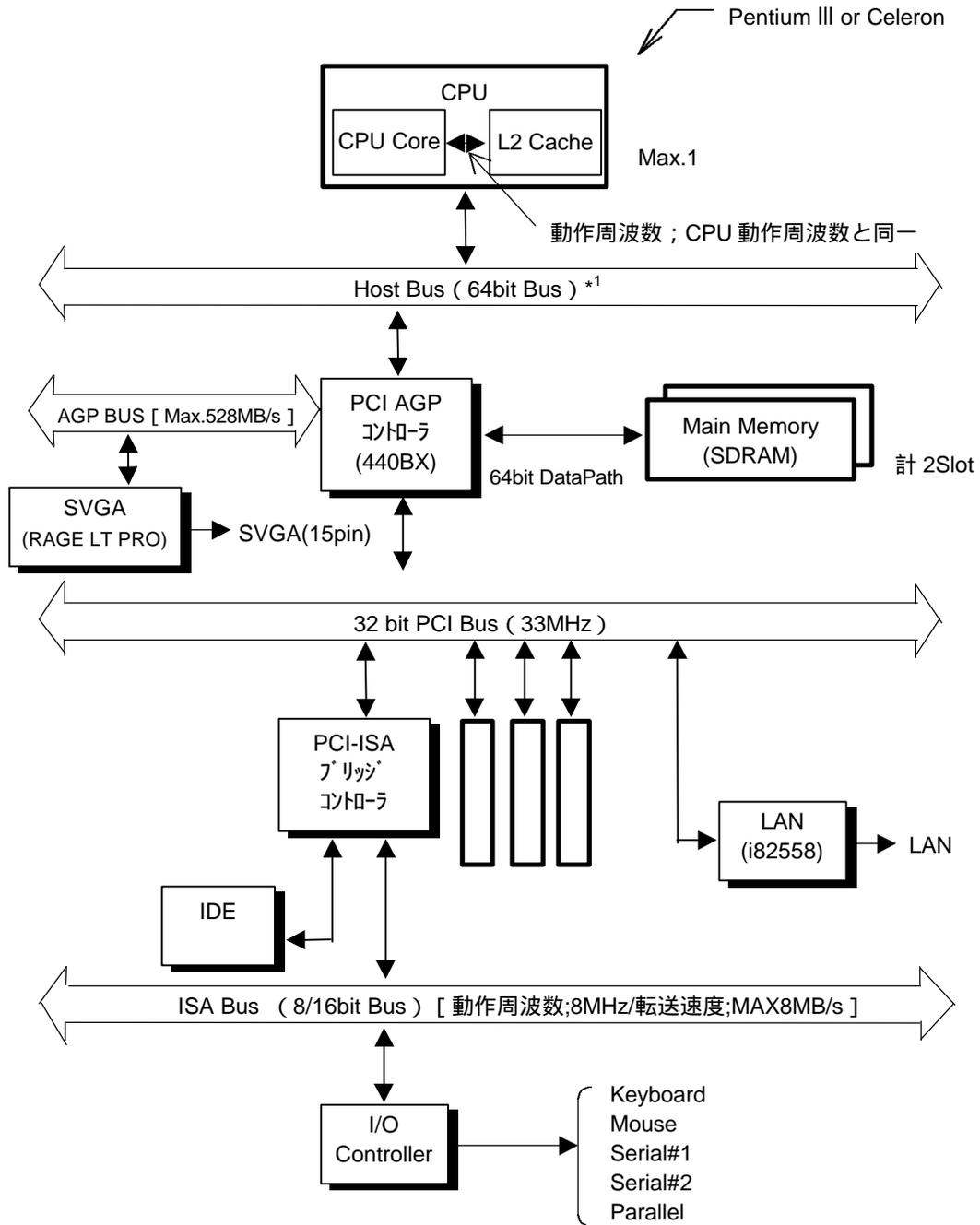
図 7 HA8000/70C3,D3,E3 論理ブロック

### HA8000/30A3,B3,C3,D3

HA8000/30A3,B3,C3,D3 の基本論理図を図 8 に示します。

HA8000/30 は Intel 社製 440BX チップセットの採用により、Pentium III または Celeron 1 個を搭載しており、以下の特徴があります。

- ・ Intel 社製 440BX チップセット採用による 1way システムの実現
- ・ メインメモリーを最大 512MB 搭載可能



\*1: Pentium III の時 動作周波数;100MHz/転送速度;MAX 800MB/s  
 Celeron の時 動作周波数;66MHz/転送速度;MAX 500MB/s

図 8 HA8000/30A3,B3,C3,D3 論理ブロック