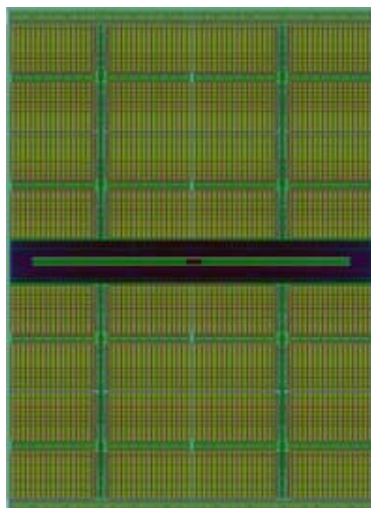


## 世界最高水準のランダムアクセス時間 8ns とデータ転送速度 4GB/s を実現した 144Mbit キャッシュ DRAM「HDL5KM シリーズ」を製品化



キャッシュ DRAM「HDL5KM シリーズ」(チップ部分の拡大写真)

日立製作所 情報・通信グループ(グループ長 & CEO: 古川 一夫、以下 日立)は、このたび、世界最高水準のランダムアクセス時間 8ns(\*1)、データ転送速度 4GB/s(\*2)を実現した 144Mbit 高性能キャッシュ(\*3)DRAM「HDL5KM シリーズ」を製品化し、6月1日からサンプル出荷を開始します。

\*1) ns : nanosecond、10億分の1秒

\*2) GB/s : ギガバイト/秒、1ギガバイトは 1,024<sup>3</sup>バイト

\*3) キャッシュ : プロセッサとメインメモリの間に位置する高速メモリで、使用頻度の高いデータを蓄積し、低速なメインメモリへのアクセスを減らすことで、計算機性能を向上するために用いられる

コンピュータやネットワーク機器の高性能化を実現するために、メモリは高速処理が可能な SRAM が採用されてきました。しかし、さらなる高性能化に対応するため、SRAM 並みに高速で、DRAM 並みに大容量のメモリを求めるニーズが高まってきました。

本製品は、当社のデバイス開発センターが開発した製造技術である高速ロジック混載 DRAM プロセスにより製造することで、144Mbit の大容量メモリを搭載しながら SRAM 並みの高速動作を実現しています。そのため、高性能サーバのキャッシュメモリや、ルータまたはスイッチなどのネットワーク機器向けバッファメモリ(\*4)やテーブルメモリ(\*5)に使用することで、さらなる高性能化が可能となります。

\*4) バッファメモリ : ネットワーク機器において、処理するパケットデータを一時的に蓄積するために用いられるメモリ

\*5) テーブルメモリ : ネットワーク機器において、パケットの送出アドレスを検索する際のアドレス格納のために用いられるメモリ

## 「HDL5KM シリーズ」の主な特長

### 1. 144Mbit の大容量キャッシュ DRAM

高速ロジック混載 DRAM プロセスを用いて製造し、SRAM と互換性のある標準 BGA パッケージに搭載しました。本製品を採用することで、SRAM で構成されているメモリシステムを4～8倍に大容量化することが可能となります。また、1ビットあたりの単価をSRAMの四分の一以下に低減でき、コンピュータやネットワーク機器の大幅なコストダウンを実現します。

### 2. ランダムアクセス時間 8ns、データ転送速度 4GB/s の高速動作

ランダムアクセス時間 8ns、ランダムサイクル時間 8ns という SRAM 並みの高速動作を実現しました。また転送速度が最大 4GB/s での読出し、書込みが可能です。さらに、Late Write 方式(\*6)の採用により、入出力バスでの読出しデータと書込みデータの競合を回避し、バスの高効率利用を実現しました。これにより、大容量の情報を高速に処理することが可能となり、コンピュータやネットワーク機器の高性能化に寄与します。

\*6) Late Write 方式 : Write 動作時の書込みデータ入力タイミングを、読出し動作時のデータ出力タイミングと同一にする方式

### 3. ユーザーニーズに柔軟に対応

同時に読出しまたは書込みが可能な x36、x18ビットのデータビット幅に加え、1または16のバンク(\*7)数に対応しています。そのため、高性能サーバやネットワーク機器、画像処理システムなどにおいて、製品仕様に応じたデータビット幅やバンク数が選択可能なため、ユーザーニーズに柔軟に対応します。

\*7) バンク : 独立に読出し、書込みが可能なメモリブロック

### 価格及びサンプル出荷時期

製品名	サンプル価格	サンプル出荷時期
HDL5KM シリーズ	25,000 円(*8)	2004 年 6 月 1 日

\*8) 数量、条件に応じて個別に見積ります

### 製品情報のホームページ

<http://www.hitachi.co.jp/Div/ddc/product/product.html>

### デバイス開発センタについて

デバイス開発センタは、日立製作所の半導体開発生産拠点として、ストレージシステム、ネットワーク機器などの情報・通信装置や先端産業機器向けの LSI を、日立グループ会社及び外部顧客向けに開発・生産及び販売しています。また、半導体関連先端技術の開発受託やファンドリ事業も行っています。

### 本件に関するお問合せ先

株式会社 日立製作所 情報・通信グループ  
デバイス開発センタ 企画室 【担当:小島】  
〒198 - 8512 東京都青梅市新町六丁目16番地の3  
TEL : 0428 - 33 - 2011(ダイヤルイン)  
E-Mail : [www-info@ddc.hitachi.co.jp](mailto:www-info@ddc.hitachi.co.jp)

以上

## キャッシュ DRAM「HDL5KM シリーズ」の仕様

項目	仕様			
	HDL5KM3614AB-80	HDL5KM1814AB-80	HDL5KM3614BB-80	HDL5KM1814BB-80
製品名	HDL5KM3614AB-80	HDL5KM1814AB-80	HDL5KM3614BB-80	HDL5KM1814BB-80
メモリ容量	144Mbit(*1)			
データビット幅	x36 bit	x18 bit	x36 bit	x18 bit
バンク数	1		16	
電源電圧	コア(VDD):1.8V、I/O部(VDDQ):1.5V			
入出力転送速度	4GB/s(*2)	2GB/s(*2)	4GB/s(*2)	2GB/s(*2)
ランダム Read/Write サイクル時間	8ns(*3)			
ランダムアクセス時間	8ns(*3)			
パッケージ	153ピン BGA(Ball Grid Array)			

\*1) Mbit (mega bit) : 10 の 6 乗、100 万ビット

\*2) GB/s : ギガバイト/秒、1 ギガバイトは 1,024<sup>3</sup>バイト

\*3) ns (nanosecond) : 10 の -9 乗、10 億分の 1 秒

---

このニュースリリースに掲載されている情報は、発表日現在の情報です。  
発表日以降に変更される場合もありますので、あらかじめご了承ください。

---