

単結晶炭化シリコンを用いた静電誘導トランジスタを開発 電力の変換損失を低減した、画期的な省エネルギー技術

日立製作所 日立研究所（所長：福永 泰）は、このたび、単結晶炭化シリコン（以下、SiC）基板を用いた静電誘導トランジスタ（SIT*¹）を開発しました。開発した SIT は、従来のシリコン（Si）を使った場合に比べ、特定オン抵抗*²が 1/60 以下であり、損失が非常に少ないことから、装置の小型化、高効率化が実現できます。今後、電気自動車や家庭用電気機器、電源などのパワーエレクトロニクス機器への応用が可能です。

パワーエレクトロニクス機器では、交流と直流の変換や電圧を変えるために、トランジスタが用いられています。この際、トランジスタの抵抗により熱が発生するため、冷却機構が必要となり、電流の値にも制限がありました。このため、トランジスタの抵抗を低減する検討が行われてきましたが、Si では理論限界値に近づいており、これ以上の損失低減は困難な状況にあります。

こうした背景から、当社では、Si に代わる新しい材料として物性値の優れた SiC に着目し、Si の理論限界を超える特性を持つ超低損失 SiC-SIT を、次の技術により開発しました。

（1）電流の流れる経路を直線的とした完全縦型構造の採用による低オン抵抗化。

（2）微細化技術の適用が容易なソース/ゲート重複構造の採用による高耐圧化。

これにより、耐圧 2,000 V、電流 5 A、特定オン抵抗 $15\text{m}\cdot\text{cm}^2$ を、実現しました。

今回得られた特性は世界でもトップクラスです。今後はさらに特定オン抵抗の低減を進めながらパワーエレクトロニクス機器への搭載をめざします。SiC 素子を搭載した機器が普及すると電力変換効率はほぼ 3% 向上します。2020 年度の本格的普及予想を前提とすると出力 100 万 kW の発電所 7 基分にも相当する電力の大幅な省エネルギー化を図ることが可能です。また、同時に CO₂ の排出量も日本国内だけで 1,000 万トン以上の削減が見込まれます。

本研究は経済産業省のプロジェクトである「超低損失電力素子技術開発の研究」として、財団法人新機能素子研究開発協会（FED）を通じて、新エネルギー・産業技術総合開発機構（NEDO）からの委託研究により実施したものです。

用語の説明

*1：SIT (Static Induction Transistor)：

東北大学名誉教授 西澤潤一教授により提案された、半導体の pn 接合により電流をオン/オフするタイプのトランジスタ。

チャンネルが半導体内部にあり、界面の影響を受けずにすむことから、半導体特有の物性値を最大限活用でき、損失低減に最も有利な素子である。

*2：特定オン抵抗：

チップサイズによらずに素子の特性を表すための抵抗値。

オン状態における単位電流密度あたりの端子間電圧で定義される。

照会先

株式会社 日立製作所 日立研究所 企画室 研究管理ユニット [担当：根本]

〒319-1292 茨城県日立市大みか町七丁目 1 番 1 号

TEL：0294-52-5111 (代表)

このニュースリリースに掲載されている情報は、発表日現在の情報です。
発表日以降に変更される場合もありますので、あらかじめご了承ください。
