

2003年3月31日

動画処理を強化したメディアプロセッサ「BroadGear™シリーズ」を製品化
- VLIW アーキテクチャコアに画像処理エンジンを追加、
当社従来品比2倍の画像処理性能を実現 -



日立製作所 情報・通信グループ(グループ長&CEO:小野功、以下 日立)は、VLIW(*1)、SIMD(*2)をベースとしたアーキテクチャに画像処理エンジンを追加することで当社従来品比2倍の画像処理性能[ピーク性能55GOPS(*3)(370MHz時)]を実現したメディアプロセッサ「BroadGear™シリーズ(以下、BroadGear シリーズ)」をこのたび製品化し、4月1日から販売並びにサンプル出荷を開始します。

「BroadGearシリーズ」は、音声・動画処理や表示にかかわる多種多様なメディア処理規格(*4)にワンチップで対応可能であるため、マルチメディア機器の部品点数削減にも貢献する柔軟性のあるプロセッサです。監視システム、ブロードバンド配信といった分野のシステムに最適です。

(*1) VLIW(Very Long Instruction Word): 命令語長を長くすることにより、1サイクルで複数の処理を行うプロセッサアーキテクチャ

(*2) SIMD(Single Instruction/Multiple Data): 1つの命令で複数のデータを扱うマイクロプロセッサの処理方式のひとつ

(*3) GOPS(Giga Operation Per Second): 1秒当たり何回の計算を同時に行うことができるかを示す指標

(*4) MPEG-2(Moving Picture Experts Group phase 2)、MPEG-4、JPEG2000(Joint Photographic Experts Group 2000)、

MP2(MPEG-1 Audio Layer)、NTSC/PAL(National Television Standards Committee/Phase Alternation

by Line Color Television)、IEC958(International Electrotechnical Commission 958)等

ブロードバンドネットワークの普及に伴い、デジタル画像処理を中心とするマルチメディア機器(デジタルテレビ、インターネット放送、デジタルビデオレコーダ、ビデオ配信機器、監視システム等)の市場が急速に拡大しています。これらの機器を構成する LSI には、高い画像処理性能と多種多様なメディア処理規格に対応できる柔軟性が求められています。

日立は、2000年3月にメディアプロセッサ「MAP-CA」を開発し、高い画像処理性能と多種多様なメディア処理規格に対応できる柔軟性のニーズに対応しています。「MAP-CA」は、VLIW、SIMDをベースとしたアーキテクチャを採用し、30GOPS(300MHz時)という高い画像処理性能を実現しています。

今回製品化した「BroadGear シリーズ」は、C言語でメディア処理を記述可能にしたことにより、従来、ASIC/ASSP(*5)でなければ性能的に実現が困難と言われていたMPEGエンコード(符号化)、デコード(復号化)をはじめとするさまざまな機能を、アプリケーションプログラムで実現できます。

日立は本製品上で動作するアプリケーションプログラムを開発するためのツールキットとして、コンパイラ(*6)および評価ボード(*7)も提供します。これを使用することによりC言語でメディア処理をプログラミングできるため、アプリケーションプログラムの開発が容易になり、開発期間を飛躍的に短縮できます。また、代表的なアプリケーションソフトは日立が別途提供します。インサーキットエミュレータ(*8)は株式会社ソフィアシステムズ(代表取締役: 斉藤 正志)が提供します。

日立は、今まで培った技術・ノウハウを活かし、顧客ビジネスの立上げをトータルでサポートします。

(*5) ASIC(Application Specific Integrated Circuit): 特定用途向けに設計、製造されるカスタム IC。

ASSP(Application Specific Standard Product): 特定用途向け標準IC

(*6) 高級言語 C で記述されたプログラムをプロセッサに最適な形に翻訳するプログラム

(*7) アプリケーションプログラムの動作確認や性能評価に使用するボード

(*8) 実機上でLSIの動作を実行して、エラーの解析などを行う開発ツール

新製品の価格、出荷時期

製品名	サンプル価格	サンプル出荷時期
BroadGear	¥10,000/個	2003年4月1日以降

・コンパイラ、評価ボード、アプリケーションソフトおよびインサーキットエミュレータはオプションです。価格等につきましては、別途お問い合わせください。

製品情報のホームページ

<http://www.hitachi.co.jp/Div/ddc/product/product.html>

他社所有商標に関する表示

・記載されている会社名、製品名は各社の商標または登録商標です。

株式会社ソフィアシステムズの概要 <2003年3月31日現在>

- ・会社名:株式会社ソフィアシステムズ(JASDAQ 上場企業(6942))
- ・本社所在地:神奈川県川崎市
- ・設立:1975(昭和50)年8月
- ・代表取締役:斉藤 正志
- ・従業員数:150名
- ・事業内容:電子機器の開発、製造、販売、修理、保守ならびにコンサルティング情報・サービス業ならびにこれに付随する工事業ソフトウェア業労働者派遣事業
- ・営業品目:
 - デザイン・オートメーションシステム
 - マイクロコンピュータ開発支援装置(インサーキット エミュレータ)、EDAシステム
 - 情報システム他
 - 株価情報システム、ラジオ録音・再生ツール

- ・ソフィアシステムズの詳細はこちらへ <http://www.sophia-systems.co.jp/>

取扱事業部・照会先

株式会社 日立製作所 情報・通信グループ デバイス開発センタ 企画室 [担当:小島]
〒198-8512 東京都青梅市新町六丁目16番地の3
電話 0428-33-2011(ダイヤルイン)

以 上

【別紙】 「BroadGear™シリーズ」の特長、基本仕様、プロセッサの構成

1. BroadGear™シリーズの特長

(1) 高性能

MAP-CA のアーキテクチャコアに画像処理エンジンを追加し、従来比2倍の画像処理性能
[ピーク性能 55GOPS(370MHz 時)]を実現

*演算性能: いずれもピーク性能(370MHz 動作時)

16 または 8 ビット SIMD 演算時	18GOPS
16 または 8 ビット積和演算時	15GOPS
8 ビット SAD(距離演算命令)演算時	37GOPS
32 ビット整数演算時	2GOPS
動き予測演算時	55GOPS
動き補償演算時	16GOPS

(2) 多種多様な機能をワンチップで実現

音声動画処理や表示にかかわる多種多様の規格・方式に対応する機能をワンチップに集積
ビデオ同時2出力が可能

MPEG-4 ASP ビデオエンコードをリアルタイムで実行可能

MPEG-2 MP@HL のビデオデコードをリアルタイムで実行可能

(3) 0.13 μm CMOS/銅配線プロセスを採用

(4) スーパーコンピュータで培った最適化技術を投入したコンパイラを採用

C 言語でメディア処理を記述可能

(5) アプリケーションプログラムの動作確認や性能評価用に評価ボードを提供

(6) プラットフォームソリューションを提供

メディア処理をソフトウェアで実現することにより、

- ・高い拡張性
 - ・多種多様な規格への柔軟な対応
 - ・サービスをアドオンで配信可能
- 等に貢献

(7) 豊富なラインアップ

300MHz、370MHz の製品をラインアップ

SDRAM 対応品、DDR-SDRAM 対応品もラインアップ

2. 基本仕様

電源電圧(コア)	1.3V
電源電圧(I/O)	3.3/2.5V
CPU	136bit 4命令同時実行 VLIW (2クラスタ構成)
コプロセッサ	可変長符号化/復号化処理コプロセッサ データストリーマ(DMA転送エンジン) ビデオフィルタ×2 動き予測/動き補償アクセラレータ 暗号化モジュール(DES、MULTI2)
パッケージ	597pin プラスチック BGA
プロセス	0.13 μm CMOS プロセス、銅配線

3. プロセッサの構成

VLIWプロセッサ

136bit 4命令同時実行 VLIWアーキテクチャ

2クラスタ構成

2つの32bit整数演算ユニット、1つの64bit shuffle/partitioned-addユニット、1つの128bitマルチメディア演算ユニット(クラスタ毎)

64本の32bit汎用レジスタ(クラスタ毎)

4本の128bitデータレジスタ(PLC/PLV)をマルチメディア演算ユニットに持つ

1サイクルに最大16積和演算を実行

64KB 2ウェイセットアソシアティブ命令キャッシュ

32KB 4ウェイセットアソシアティブ4ポートデータキャッシュ

SDR/DDR SDRAMコントローラ

64bit SDR SDRAM/DDR SDRAMインタフェース、最大アドレス空間512MB

最大8個のSDR SDRAM/DDR SDRAMメモリと接続可能

可変長符号化 / 復号化処理コプロセッサ

16bitプログラマブルプロセッサ

8KBデータメモリ、8KB命令メモリ

データストリーマ

64チャンネルDMAコントローラ

8KBバッファメモリ

ビデオフィルタ

4×5, 3×5, 2×5フィルタ

最大2015水平ピクセルを処理

16KBラインバッファメモリ

2つのビデオフィルタを搭載

MULTI2 符号化・復号化モジュール(オプション)

56bitシングルDES/トリプルDES符号化・復号化モジュール(オプション)

動き予測 / 動き補償アクセラレータ
PCIインタフェース
32bit 33MHz/66MHz PCIインタフェース
ビデオ入力インタフェース
2チャンネルの平行TCl,
2チャンネルのITU-R BT.601/656入力または
1チャンネルの平行TCl入力と1チャンネルのITU-R BT.601/656入力
ビデオ出力インタフェース
2チャンネルのITU-R BT.601/656出力
1チャンネルの平行TCl出力
アナログRGB出力(110MHz RAMDAC搭載)
1チャンネルのD端子出力
12bit/18bit/24bitのデジタルRGB出力
ディスプレイリフレッシュコントローラ(DRC)
RGB-YCbCr変換
ハードウェアカーソル
カラーパレット
オーディオインタフェース
IEC958
I²S
シリアルインタフェース
UART 2ch
周辺機器制御
I²C
汎用データポート (GPDP)
汎用8bit全二重データポート
汎用入出力ポート(GIO)
16bit汎用入出力ポート
フラッシュROMインタフェース
最大8MBサポート
バウンダリスキャン(JTAG)

以 上

このニュースリリースに掲載されている情報は、発表日現在の情報です。
発表日以降に変更される場合もありますので、あらかじめご了承ください。
